

Grundlagen der technischen Informatik
Grundlagen digitaler Systeme

Übungsblatt Nr. 10

14.12.1999

Abgabetermin: 4.01.2000 16:45 Uhr

Aufgabe 41 vom Übungsblatt 9 kann auch noch am 4. Januar abgegeben werden!

Aufgabe 44

Eine vierstellige Boolesche Funktion soll an den Stellen (0000), (0010), (1001), (0001), (0111) den Wert 1 annehmen und an den Stellen (1000), (1010), (0110), (1011), (1111) zu 0 werden. An den anderen Stellen ist der Funktionswert egal (*don't-care-Stellen*). Finden Sie eine solche Funktion mit kürzestmöglicher minimaler DNF! Gehen sie dabei folgendermaßen vor:

- Beginnen Sie mit derjenigen Funktion f , die an allen *don't-care-Stellen* 1 gesetzt wird und ermitteln Sie alle Primimplikanten von f mit dem Quine–McCluskey–Verfahren!
- Stellen Sie die Überdeckungstabelle auf, in der aber die *don't-care-Stellen* nicht mehr berücksichtigt werden, und ermitteln Sie daraus die minimale DNF!

Aufgabe 45

g sei diejenige vierstellige Funktion, die *genau* an den Stellen (0000), (0010), (1001), (0001), (0111) den Wert 1 annimmt. Finden Sie mit der Konsensusverfahren alle Primimplikanten der Funktion und entscheiden Sie, ob man einen davon fortlassen kann.

Aufgabe 46

Zu einer beliebigen Booleschen Funktion f kann man eine Realisierung in CMOS-Technologie erhalten, indem man den entsprechenden Zweipol Z und den komplementären Zweipol $K(Z)$ bildet.

Entwerfen Sie mit dieser Methode ein CMOS-Gatter für die Funktion $f(x_1, x_2) = x_1 \equiv x_2$.

Aufgabe 47

- Warum werden bei der Realisierung von CMOS-Gattern die pMOS-Transistoren für das Netzwerk zwischen Betriebsspannung (V_{dd}) und Ausgang (das sogenannte *pull-up-Netzwerk*) und die nMOS-Transistoren für das Netzwerk zwischen Masse (V_{ss}) und Ausgang (*pull-down-Netzwerk*) verwendet?
- Welchen Vorteil hat die Parallelschaltung von zwei Transistoren in einem Transmissiongate gegenüber der Verwendung eines einzelnen Transistors?

Aufgabe 48

Für den Entwurf eines XOR-Gatters in CMOS-Technologie gibt es verschiedene Möglichkeiten, die sich unter anderem durch die Anzahl der verwendeten Transistoren und die erreichbare Schaltungsgeschwindigkeit unterscheiden.

- a) Entwerfen Sie ein XOR-Gatter in CMOS-Technologie aus NAND-Gattern. Wieviele pMOS- und wieviele nMOS-Transistoren werden benötigt?
- b) Entwerfen Sie nun ein XOR-Gatter mit einem Transmissionsgate. Vervollständigen Sie dafür die angegebene Zeichnung. Wieviele pMOS- und nMOS-Transistoren werden für dieses XOR-Gatter benötigt?

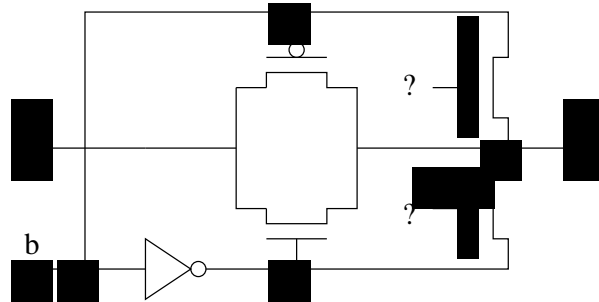


Abbildung 1: XOR-Gatter mit Transmissionsgate

Wir wünschen Ihnen Frohe Weihnachten und einen Guten Rutsch ins neue Jahr!